

## 本期要目

壹、專文-語音辨識專用處理器晶片之設計 (吳俊德)

第二~十四頁

貳、會員資格更新暨個人資料異動通知

第十五~十六頁

### ROCLING-2010

「第二十二屆自然語言與語音處理研討會」由國立暨南國際大學資訊工程學系、電機工程學系、及本會聯合主辦，謹訂於九月一日(週三)~二日(週四)假南投縣埔里鎮國立暨南國際大學科技學院第一演講廳舉行。ROCLING 會議論文已被 ACL Anthology 收錄，線上投稿系統已開放，歡迎大家踴躍投稿，會議相關訊息請參閱大會網頁：<http://rocling2010.csie.ncnu.edu.tw/>。

### 博碩士論文獎 7/1 開始申請

#### 名額及獎項：

1. 博士論文優等獎：一名，獎金二萬元，並頒給學生及指導教授獎狀各乙紙。
2. 博士論文佳作獎：一名，獎金一萬元，並頒給學生及指導教授獎狀各乙紙。
3. 碩士論文優等獎：一名，獎金一萬元，並頒給學生及指導教授獎狀各乙紙。
4. 碩士論文佳作獎：三名，獎金各伍仟元，並頒給學生及指導教授獎狀各乙紙。

#### 申請資格及限制：

1. 國內大專院校博碩士班應屆畢業生從事計算語言學相關研究方向者，由其指導教授推薦。
2. 參賽限制：每位指導教授以推薦一篇博士論文及兩篇碩士論文為限。(含個人指導與共同指導)。

申請期間：7/1~7/31，申請手續請參閱本會網頁：<http://www.aclclp.org.tw/doc/shipreg.htm>。

### 一〇〇年度會費開始繳交

九十九年度「個人會員」及「學生會員」有效期即將於六月三十日到期，為保障各位會員之權益，敬請如期繳交會費；若個人的基本資料有所異動，亦請惠予通知。會員資格更新暨個人資料異動通知書及信用卡繳費單請參閱本訊第 15 頁。

### 獎助學生出席國際會議公告

#### 會議名稱：ACL 2010

論文題目：A Risk Minimization Framework for Extractive Speech Summarization

獎助學生：林士翔(臺灣師範大學資訊工程學系)

獎助金額：US\$ 1,000 元

#### 會議名稱：ACL 2010

論文題目：Automatic Collocation Suggestion in Academic Writing

獎助學生：吳鑑城(清華大學資訊工程學系)

獎助金額：US\$ 600 元

#### 會議名稱：ACM SIGIR 2010

論文題目：Intent Boundary Detection in Search Query Logs

獎助學生：王界人(臺灣大學資訊工程學系)

獎助金額：US\$ 1,000 元

#### 會議名稱：COLING 2010

論文題目：Discriminative Training for Near-Synonym Substitution

獎助學生：施琇敏(中正大學應用數學研究所)

獎助金額：US\$ 800 元

# 語音辨識專用處理器晶片之設計

## The design of an application specific processor for speech recognition

吳俊德

國立暨南國際大學電機系

### 1. 簡介

可攜式電子產品技術近年來不斷地進步，使得嵌入式多媒體系統晶片的需求也越來越多。因此，友善的人機溝通介面設計也會越來越重要。人機介面設計的目標是使用者能容易學習上手，並掌控資料的處理狀況。而語音辨識在人機介面設計中，是最快速與便捷的溝通方式，因此語音辨識功用有許多可攜式的產品上總是不可缺少的。市面上常見的語音辨識應用產品包含語音辨識輸入、語音叫號、語音自動撥號、語音檢索、聲控鎖和可攜式行動電話。若以 8051 單晶片實現語音辨識系統[1]，雖然 8051 處理器有低成本的好處，然其計算量太低無法提供即時運算以供較複雜的語音辨識演算法[2-3]。因此目前語音辨識相關的硬體實現[4-9]大多數採用現成的數位訊號處理器(Digital Signal Processor, DSP)。例如德州儀器(Texas Instruments, TI)的 TI-C5X 與 TI-C3X 晶片、美商亞德諾(Analog Devices Inc., ADI)的 ADI-219X 晶片、摩托羅拉(Motorola)的 DSP56000 晶片。這些晶片雖然可以減少硬體開發的時間，但相對地也受制於晶片本身的規格。此外，DSP 晶片成本也比較高。

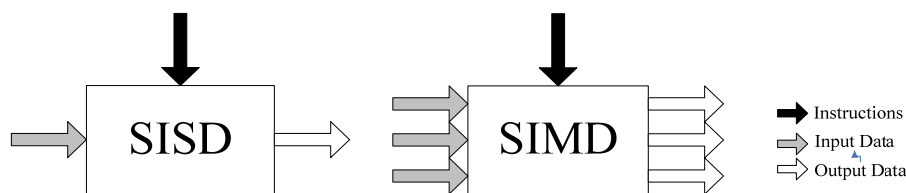


圖 1、SISD 與 SIMD。

處理器按照市場上的需求，可以分為兩類。第一類需求，應用領域為廉價的、大規模嵌入式應用系統，如手機、伺服電機控制以及可攜式數位音頻播放器等。另一類需求則是需要用複雜演算法對大量數據進行處理的應用，例如 3D 影像處理和多聲道音訊處理等。在圖 1 中，SISD (Single Instruction Single Data)的意義是「單指令,單資料流」。例如一般的整數/浮點運算單元,都是輸入一筆指令,處理一筆資料,輸出一個結果。SIMD (Single Instruction, Multiple Data)的意義是「單指令,多資料流」,也就是一個指令同時對多個資料進行相同的處理動作。SIMD 又可以稱作向量運算器,在面對一串的資料同時運算時,可以對「同樣運算」一次處理多筆資料。例如像 3D Gaming 的矩陣轉換、矩陣運算或 DSP 運算的 Convolution 等。為了達成多媒體處理速度上的需求,某些處理器採用超長指令字

VLIW (Very Long Instruction Word)架構，在此架構中，單個周期時間內可以實現多個指令以滿足多媒體訊號平行處理需求。然而 VLIW 架構受限於程式的相容性，因此一般處理器很少去強調平行處理的概念。德州儀器成功地將 VLIW 的架構實現於需要講求效能的 DSP 上，並廣泛地應用於多媒體系統中。它以簡易的方式達到平行處理的目的，更重要的是在講求效能的數位訊號處理上，韌體開發者大都會針對特定處理器指令，把程式碼進行最佳化排程，以達到最好的執行效能。因此，相較於大型電腦的程式開發者不會去在意程式碼的平行度，數位訊號處理器的程式開發人員會刻意將程式碼做調整以達到最大的指令平行度，以充分利用 VLIW 架構處理器指令集的特點。在現今講求高效能程式設計中具有相當優勢。表 1 列出目前兩類以 VLIW 為架構的常見 DSP 處理器。

表 1、具有 VLIW 架構的常見 DSP 處理器。

項目	TI TMS320C62X	ADI TigerSHARC
運算法格式	Fixed-Point	Fixed-Point
Data width	32-bit	32-bit
VLIW Engine	256	128

本研究為實現語音辨識專用處理器晶片[10-13]，電路使用 Verilog 硬體描述語言設計。晶片製作採用國家晶片系統設計中心(National Chip Implementation Center, CIC)所提供的 Cell-based IC design Flow，如圖 2 所示。

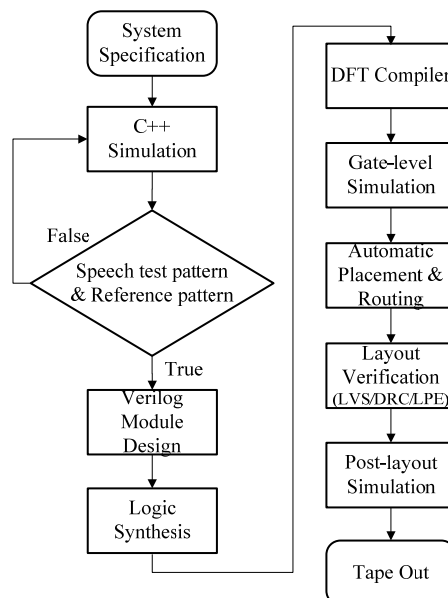


圖 2、Cell-based IC design Flow。

## 2. LPCC 特殊積體電路

語音辨識的流程如圖 3 所示。其中最主要、最繁瑣的計算量，在於線性預估編碼倒頻譜特徵參數(Linear Predictive Coding Cepstrum, LPCC)的求取。因此，我們將此一部份電路獨立出來以硬體架構實現[14]。其設計採用管線式(pipeline)架構以強化執行效能。LPCC 電路內部架構，包括預強調(Pre-emphasize)、漢明窗(Hamming window)、自相關函數分析(Autocorrelation analysis)、杜賓遞迴程序(Durbin's Recursive Procedure)及倒頻譜分析(Cepstrum analysis)等。

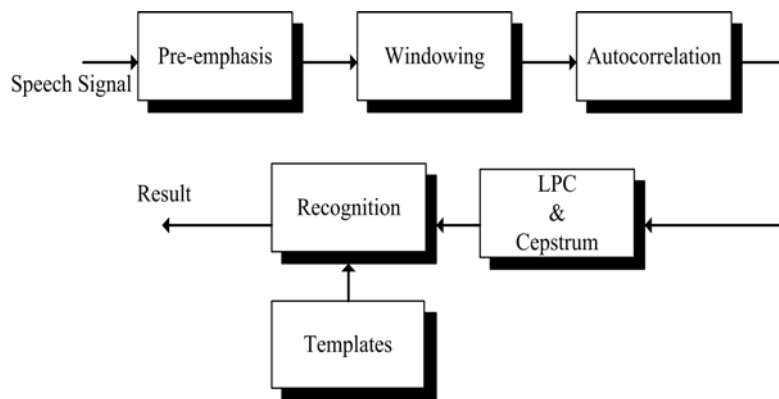


圖 3、語音辨識流程圖。

首先要處理預強調(Pre-emphasis)的部分，人耳所能聽到的聲音頻率約為 10Hz~20KHz，其中對於 1.2KHz~1.4KHz 最為敏感，因此對於語音訊號需要做預強調的處理以反應出實際語音的聽覺特性。我們將每一個音框的語音訊號經過一個高通濾波器以增強語音訊號的高頻部份，其數學表示式如下：

$$Y(z) = H(z)X(z) \quad \text{where } H(z) = 1 - az^{-1} \quad (1)$$

在時域中可以改寫如下：

$$y[n] = x[n] - ax[n-1] \quad 0.9 \leq a \leq 1 \quad (2)$$

關於預強調的電路圖請見圖 4。

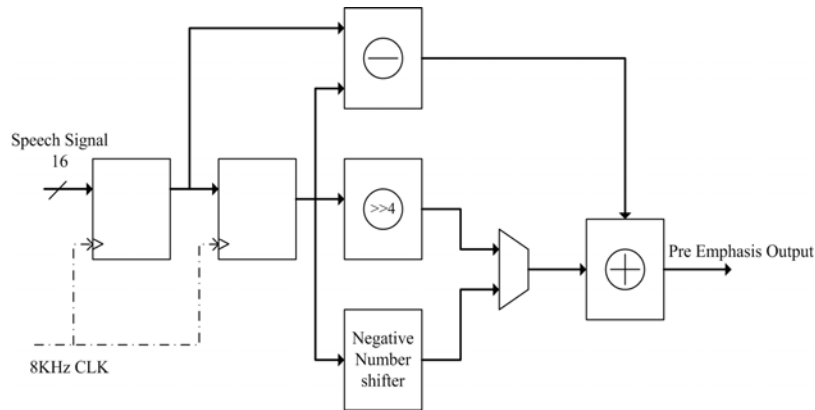


圖 4、預強調電路。

然後我們採用漢明窗(Hamming window)讓音框兩邊的訊號緩慢減小。因此，在邊界上不會產生不連續的現象，其數學式子如下：

$$w(n) = \begin{cases} 0.54 - 0.46 \cos\left(\frac{2n\pi}{N-1}\right), & 0 \leq n \leq N-1 \\ 0, & \text{otherwise} \end{cases} \quad (3)$$

其中  $N$  為視窗的長度，本系統採用  $N=240$ 。因為取樣頻率為 8KHz，視窗長度換算成時間則是 30ms。因不容易用硬體電路來實現(3)中的三角函數值，因此我們利用晶片內部記憶體來儲存這些三角函數值，等需要時再以查表方式將值讀出來。此外，因為 cosine 為對稱性函數，所以實際上只需要儲存 120 筆資料即可。因為一個語音訊號取樣點的振幅與鄰近取樣點的振幅有相關性，所以我們可以假設由前面  $n$  個取樣點作線性組合來預測下一個語音訊號的取樣值，這就是 LPC 參數的基本概念。因為要利用杜賓遞迴程序 (Durbin's Recursive Procedure) 來求取 LPC 參數，所以我們需先求自我相關函數(Autocorrelation)。求取一段語音訊號計算它的自相關函數，有助於我們了解訊號變化的特性。語音中的摩擦音因為沒有週期性，所求得的自相關函數值會比較小，而發母音(vowel)時因為有週期性所以它的自相關函數值會比較大。其數學式子如下：

$$R(k) = \sum_{n=k}^{N-1} x(n)x(n-k) \quad , \quad 0 \leq k \leq p \quad (4)$$

漢明窗(3)和自相關函數(4)所對應的電路圖請見圖 5。在此圖設計中，為解決因資料傳輸通過不同時脈區域所造成的資料擷取錯誤，我們將加入一個處理資料傳遞的電路，為 Two bank memory architecture 的 First In First Out (FIFO) buffer 電路以確保 LACC 電路所得到資料皆為正確。

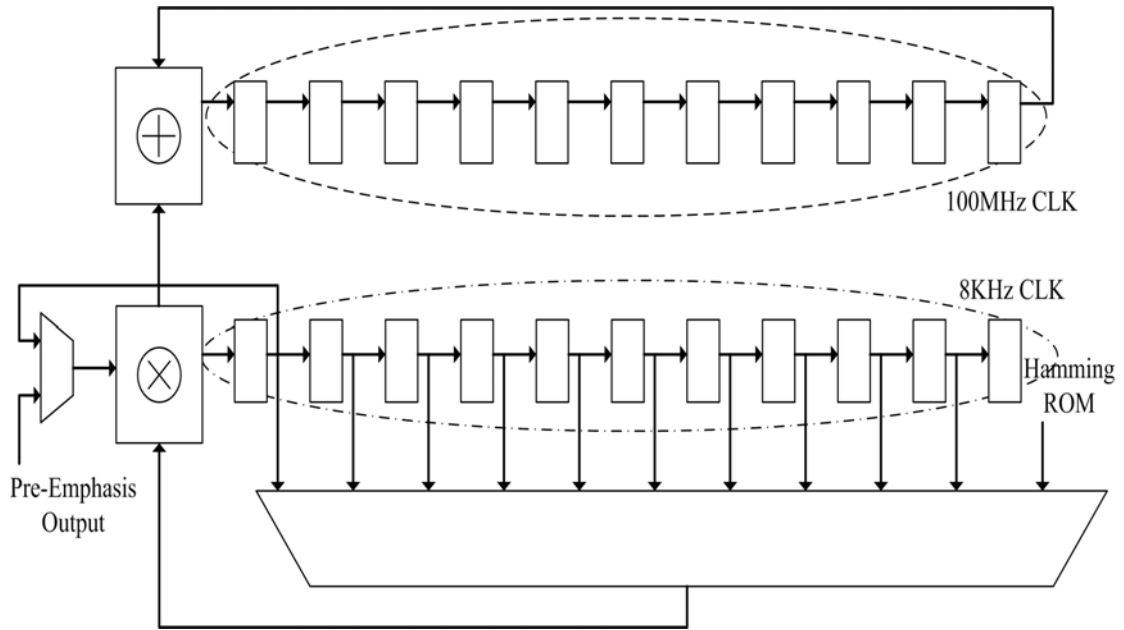


圖 5、漢明窗和自相關函數的電路圖。

對於語音參數求取採用杜賓遞迴程序(Durbin's Recursive Procedure)來求 LPC 參數，其數學式子如下：

$$E^{(0)} = R^{(0)}, \quad (5)$$

$$K_i = \frac{R(i) - \sum_{j=1}^{i-1} \alpha_j^{(i-1)} R(i-j)}{E^{i-1}} \quad 1 \leq i \leq p, \quad (6)$$

$$\alpha_i^{(i)} = k_i, \quad (7)$$

$$E^{(i)} = (1 - K_i^2) E^{(i-1)}, \quad (8)$$

$$\alpha_j^{(i)} = \alpha_j^{(i-1)} - k_i \alpha_{i-j}^{(i-1)} \quad 1 \leq j \leq i-1, \quad (9)$$

$$\alpha_j = \alpha_j^{(p)}, \quad (10)$$

其中， $E^{(i)}$  是第  $i$  階的預測誤差， $R^{(i)}$  是第  $i$  個自相關係數， $K_i$  是第  $i$  階的反射係數， $\alpha_j^{(i)}$  是第  $i$  階第  $j$  個預測係數， $p$  為所求的階數，圖 6 是有關於 LPC 的電路圖。



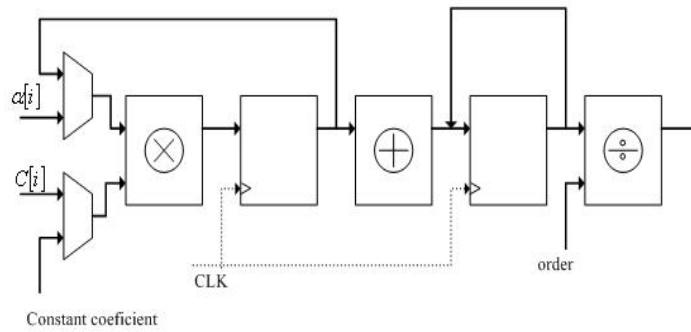


圖 7、倒頻譜參數電路圖。

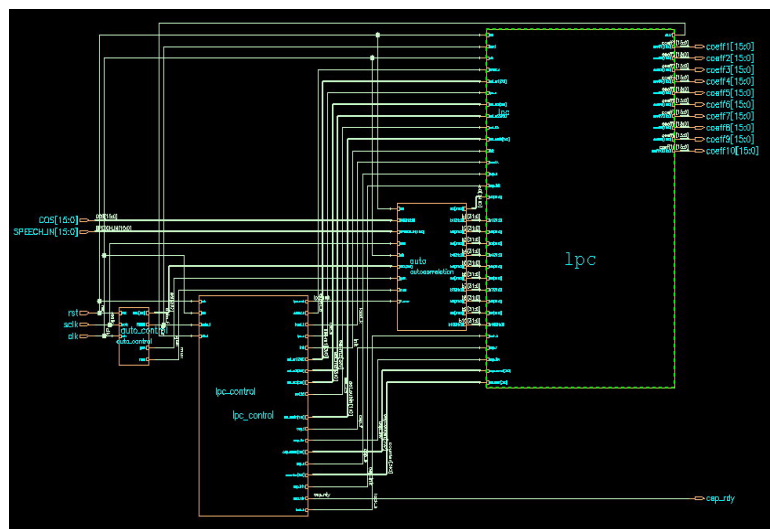


圖 8、LPCC 特殊應用積體電路

Input Speech Data	S	Integer 15 bits	
Autocorrelation Coefficient	S	Integer 31 bits	
LPC Coefficient	S	3 bits N	Fraction 12 bits
Cepstrum Coefficient	S	3 bits N	Fraction 12 bits

圖 9、LPCC 電路中的資料型態。

圖 9 為 LPCC 電路中的資料型態。表 2 則為 LPCC 電路的計算量分析。在完成 LPCC 特徵參數求取之電路後，下一節將討論為實現語音辨識演算法而設計的雙算術邏輯運算單元架構處理器。



表 2、LPCC 電路的計算量分析。

Operations	Autocorrelation	LPC	LPC-Cepstrum
Addition/Subtraction (times)	2640	100	45
Multiplication (times)	2880	100	90
Division(times)	0	10	9
ROM size(bits)	120*16	0	0
Total Clock Cycles	2880	230	207

### 3. 雙算術邏輯運算單元架構處理器

隱藏式馬可夫模型(Hidden Marko Model, HMM)演算法現今已被廣泛應用於語音辨識系統中。它是以機率模型來描述發音的現象，將一小段語音的發音過程看成是模型中連續的狀態轉移。HMM 使用了雙重隨機程序，一個是狀態轉移機率 (State Transition Probability)，另一個則是狀態觀測機率 (State Observation Probability)。為了實現 HMM 演算法，我們設計語音訊號處理專用的處理器[14]如圖 10 所示。基於考量語音辨識處理時，算術邏輯運算將佔大部分的計算量比例，因此我們規劃雙算術邏輯運算單元(Dual-ALU)架構於圖 11。本處理器將會以四層管線架構(pipeline)設計以增強執行效能。每個指令長度為 32 位元，總共可支援 14 種定址模式。因為採用 VLIW 架構之平行運算方法處理資料，因此可同時將大量運算工作分配給兩顆算術邏輯運算單元。最後，我們將使用本雙算術邏輯運算單元處理器指令集來撰寫 HMM 演算法。

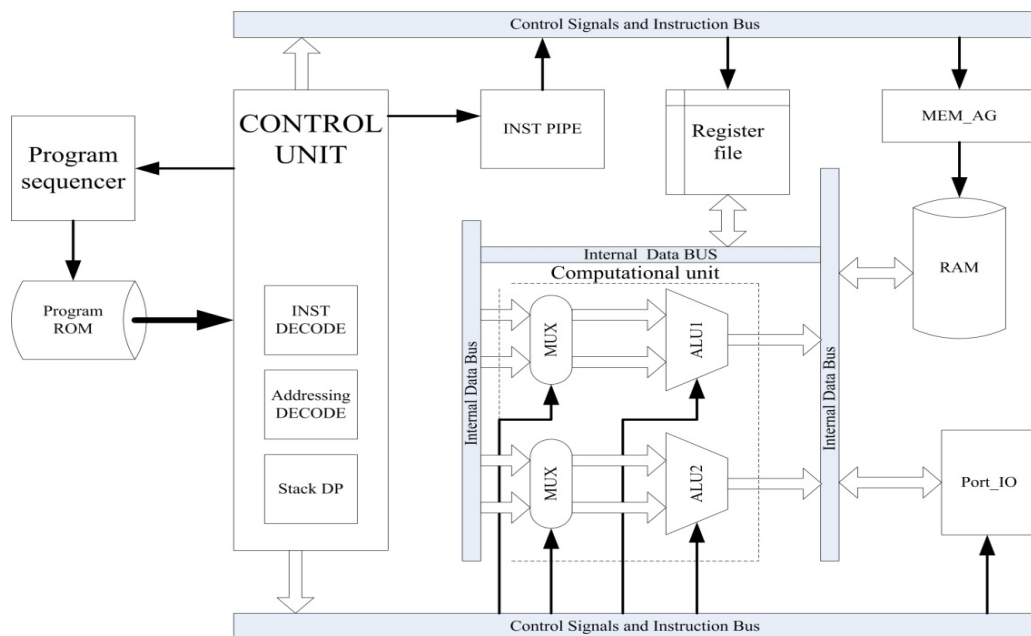


圖 10、雙算術邏輯運算單元架構處理器。

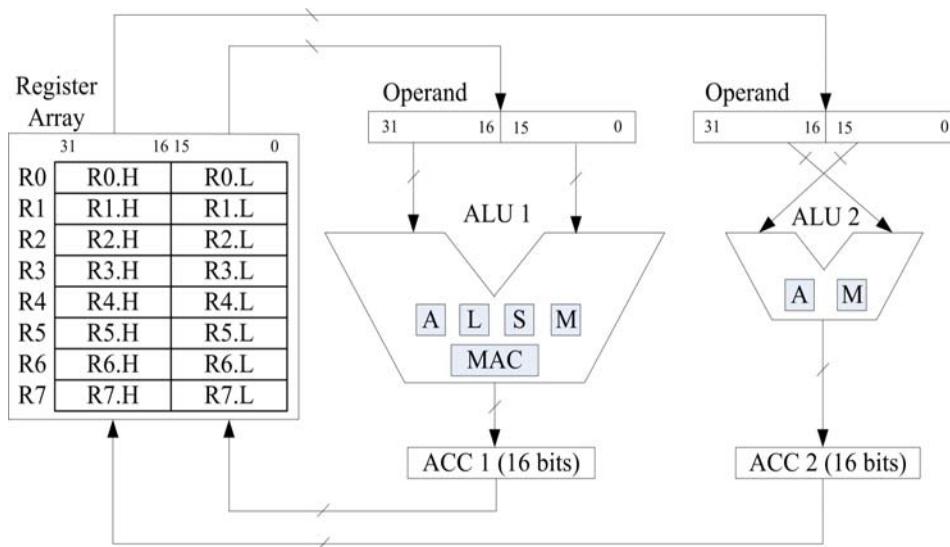


圖 11、雙算術邏輯運算單元。

在此架構中，單個周期時間內可以實現兩條指令可以滿足 HMM 處理需求。使用處理器的韌體開發者可以把程式碼進行最佳化排程，以達到最好的執行效能。因此，程式碼做調整可以達到最大的指令平行度，以充分利用 VLIW 架構處理器指令集的特點。底下為平行處理之指令集使用範例。

```

MOV    #32,R0.L
MOV    #23,R0.H
MOV    #42,R1.L
MOV    #9, R1.H

ADAD   R0.HL, R1.HL, R2.H, R2.L    ; R2.H = R0.H + R1.H = 31
                                           ; R2.L = R0.L + R1.L = 74
ADSB   R0.HL, R1.HL, R3.H, R3.L    ; R3.H = R0.H + R1.H = 31
                                           ; R3.L = R0.L - R1.L = -10
ADMPY  R0.HL, R1.HL, R4.H, R4.L    ; R4.H = R0.H + R1.H = 31
                                           ; R4.L = R0.L * R1.L = 1444
SBAD   R0.HL, R1.HL, R5.H, R5.L    ; R5.H = R0.H - R1.H = 14
                                           ; R5.L = R0.L + R1.L = 74
SBSB   R0.HL, R1.HL, R6.H, R6.L    ; R6.H = R0.H - R1.H = 14
                                           ; R6.L = R0.L - R1.L = -10
SBMPY  R0.HL, R1.HL, R7.H, R7.L    ; R7.H = R0.H - R1.H = 14
                                           ; R7.L = R0.L * R1.L = 1444
MPYAD  R0.HL, R1.HL, R8.H, R8.L    ; R8.H = R0.H * R1.H = 207
                                           ; R8.L = R0.L + R1.L = 74
MPYSB  R0.HL, R1.HL, R9.H, R9.L    ; R9.H = R0.H * R1.H = 207
                                           ; R9.L = R0.L - R1.L = -10
MPYMPY R0.HL, R1.HL, R10.H, R10.L ; R10.H = R0.H * R1.H = 207
                                           ; R10.L = R0.L * R1.L = 1444

```

由於除法器的晶片面積過大，所以我們利用韌體(firmware)來執行除法的動作。除法動作可用(12)式來表示。其韌體程式撰寫如圖 12 所示。

$$dividend \times \frac{1}{divisor} = quotient + residue \quad (12)$$

```

Quotient = 0; Residue = 1; negative flag = 0;
if (divisor >= 0)
    negative flag = 0;
else
    {
        negative flag = 1;
        divisor = |divisor|;
    }
repeat #time
    {
        shift Quotient left 1-bit;
        shift Residue left 1-bit;
        Residue - divisor = result;
        if (result >= 0 )
            {
                Quotient logical OR with 1;
                Residue = result;
            }
    }
if (negative flag ==1)
    {
        Quotient = - Quotient;
        Residue = - Residue;
    }
if (divisor == 0)
    division result = Max;
else
    division result = dividend x Quotient;

```

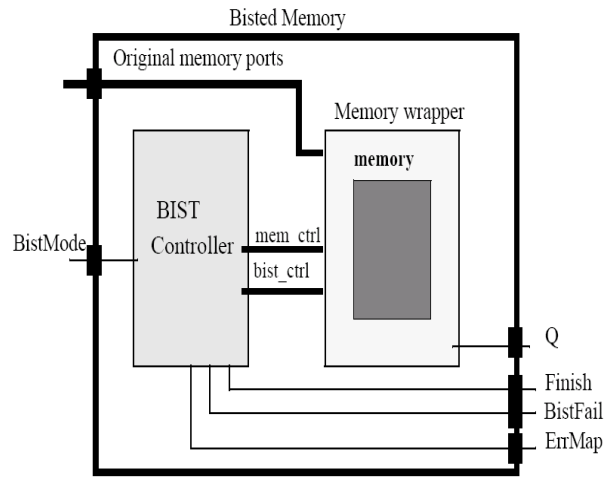
圖 12、除法的演算法。

#### 4. 錯誤偵測電路

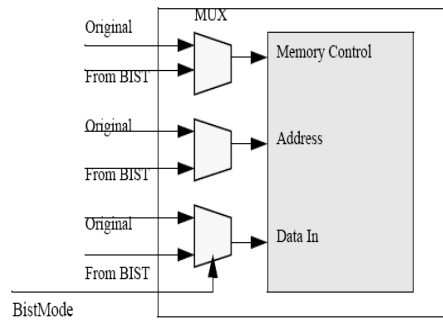
完成上述所有晶片電路設計後，我們加入了錯誤偵測電路，Built-In-Self-Test (BIST) 與 Scan Chain 電路。兩者分別可以測試晶片內部記憶體和所有的硬體區塊，是否有毀損區域。分別敘述如下：

BIST 用來偵測內部記憶體，其電路內含三個部份：BIST controller, Memory wrapper 和 BISTed memory。圖 13(a)為 BIST 架構圖。其中 BIST controller 產生控制訊號及 data patters，送入 Memory wrapper，控制記憶體位址，偵測記憶體有無毀損。而 Memory wrapper 內部由 BIST 所送入的控制訊號選擇是否要進行記憶體的測試。圖 13(b)則為 Memory wrapper。

Scan chain 其範圍除原電路外還包含 BIST 測試電路，其結構如圖 14 所示。圖 14 左圖是未使用 Scan chain，右圖是以加入 Scan chain。圖 14 右圖中 scan\_in 為輸入測試訊號，scan\_enable 是用來啟動測試模式。當切換成測試模式時，scan\_in 會輸入測試訊號，並由 scan\_out 輸出的訊號，來判斷電路是否正常運作。



(a)



(b)

圖 13、(a)BIST architecture (b)Memory wrapper。

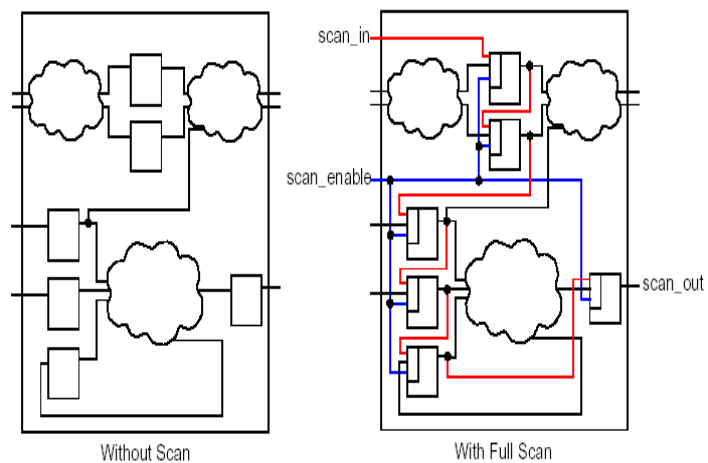


圖 14、Scan chain 示意圖。

## 5. 結語

由於語音辨識裡最主要、最繁瑣的計算量，在於特徵參數的求取，其運算占用整體運算不小比例，因此對於解決此一問題，本研究提出線性預估編碼倒頻譜特徵參數(LPCC)特殊應用積體電路。我們在 LPCC 電路區塊加上 Two bank memory 的 FIFO 的結構以解決資料傳輸通過不同時脈區域所造成的資料擷取錯誤問題。在完成語音特徵參數計算後，再傳送至雙算術邏輯運算單元架構語音辨識處理器，進行 HMM 辨識演算法。而 Program ROM 在晶片外部的設計方式使我們可以隨時方便修改相關的程式碼。在實作上，這樣具有高彈性設計的語音辨識專用處理器晶片，未來將可整合到可攜式的產品中。

總結語音辨識專用處理器晶片之設計，本實驗室研究團隊已完成(1)使用 C 語言撰寫語音辨識程式並估測所需之計算量。(2)制定語音辨識演算法所需之指令集並完成其組譯程式(assembly)。(3)語音辨識專用處理器之 RTL code 實現。(4)將組譯程式輸出之機械碼置於 Program ROM 以測試晶片 RTL code 之執行。(5)LPCC 特殊應用積體電路之 RTL code 實現。(6)利用所制定的指令集，撰寫語音辨識演算法(firmware coding)。(7)Gate level 之合成與驗證。(8)錯誤偵測電路之實現(BIST 與 Scan chain)。(9)Floor plan, Placement 與 clock tree synthesis。(10)Post-simulation。

## 6. References

- [1] Y. Y. Shi, J. Liu and R. S. Liu, "Single-chip speech recognition system based on 8051 microcontroller core," *IEEE Transactions on Consumer Electronics*, vol.47, Issue: 1, pp.149-153, Feb, 2001.
- [2] S. Phadke, R. Limaye, S. Verma and K. Subramanian, "On design and implementation of an embedded automatic speech recognition system," *Proceedings of the 17th International Conference on VLSI Design*, pp.127-132, 2004.
- [3] W. Han, K. W. Hon, C. F. Chan, T. Lee, C. S. Choy, K. P. Pun and P.C. Ching, "A real-time Chinese speech recognition IC with double mixtures," *Proceedings of the 5th International Conference on ASIC*, vol. 2, pp.926-929, Oct, 2003.
- [4] F. Elmisery, A. Khalil, A. Salama and H. Hammed, "A FPGA-based HMM for a discrete Arabic speech recognition system," *Proceedings of the 15th International Conference on Microelectronics*, pp.322-325, Dec, 2003.
- [5] K. F. Chow, S. C. Liew and K. T. Lua, "Thin client front-end processor for distributed speech recognition," *Proceedings of the International Conference on Acoustics, Speech, and Signal Processing*, vol.2, pp.29-32, April, 2003.
- [6] S. Melnikoff, S. Quigley and M. Russell, "Implementing a simple continuous speech recognition system on an FPGA," *Proceedings of the 10th Annual IEEE Symposium on Field-Programmable Custom Computing Machines*, pp.275-276, April, 2002.

- [7] Y. Shingo, W. Naoya, H. Noboru and M. Yoshikazu, "Scalable Architecture for Word HMM-Based Speech Recognition and VLSI Implementation in Complete System," *IEEE Transactions on Circuits and Systems I*, vol. 53, Issue: 99, pp.70-77, 2006.
- [8] J. F. Chung and C. T. Lin, "A Low-Cost and Application-Driven Digital Signal Processor for Speech/Audio Processing," *The 2004 IEEE Asia-Pacific Conference on Circuits and Systems, Tainan, Taiwan*, Dec. 2004.
- [9] C. T. Lin and J. F. Chung, "Design of a Low-Cost and Application-Driven Speech/Audio Embedded Digital Signal Processor," *WSEAS Transactions on Circuits and Systems*, vol. 3, pp. 1427-1435, Aug. 2004.
- [10] J. F. Wang, J. C. Wang, H. C. Chen, T. L. Chen, C. C. Chang and M. C. Shih, "Chip design of portable speech memopad suitable for persons with visual disabilities," *IEEE Transactions on Speech and Audio Processing*, vol. 10, Issue 8, pp.644-658, Nov. 2002.
- [11] J. C. Wang, J. F. Wang and H. C. Chen, "Single chip implementation of the 1.6 kbps speech vocoder," *Proceedings of IEEE international Symposium on Circuits and System*, vol.5, pp.597 – 600, May 2000.
- [12] A. N. Suen, J. F. Wang and Y. L. Chiang, "A cepstrum chip: architecture and implementation," *IEEE International Symposium on Circuits and Systems*, pp.1428 - 1431 vol.2, May 1995.
- [13] S. N. Kim, I. C. Hwang, Y. W. Kim and S. W. Kim, "A VLSI chip for isolated speech recognition system," *IEEE Transaction on Consumer Electronics*, vol. 42, Issue: 3, pp.458-467, Aug, 1996.
- [14] G. D. Wu and K. T. Kuo, "System-on-Chip Architecture for Speech Recognition", *Journal of Information Science and Engineering*, vol. 26, no. 3, pp. 1073-1089, May 2010.

# 中華民國計算語言學學會

## 會員資格更新暨個人資料異動通知

九十九年度「個人會員」及「學生會員」會員有效期即將於六月三十日到期，為保障各位會員之權益，敬請如期繳交會費，同時若您個人的資料有所異動，亦請惠予通知。

### 會員獨享權益：

1. 免費寄發《中文計算語言學期刊》(Computational Linguistics & Chinese Language Processing) (一年四期)。
2. 免費寄發「計算語言學通訊」。
3. 享有學會出版品優惠價(相關出版品請參閱學會網頁)。
4. 享有中央研究院授權學會發行語料庫優惠價。
5. 享有學會主辦會議之註冊費優惠。
6. 學生會員可申請補助參加國際計算語言學相關之會議。
7. 透過電子郵件即時公布計算語言學相關之學術活動。
8. 享有學會網頁提供之豐富研究資源。

會員姓名：\_\_\_\_\_ 會員別：終身 個人 學生

### 一、會員資料異動(請勾選及填寫異動之資料)

- 會員別異動：原為：個人 學生 更改為：終身 個人 學生
- 學歷：\_\_\_\_\_
- 現職：\_\_\_\_\_
- 地址：\_\_\_\_\_
- 電話：\_\_\_\_\_
- E-mail：\_\_\_\_\_

### 二、會費繳交：

1. 繳費方式
  - 郵政劃撥(帳號：19166251 號 戶名：中華民國計算語言學學會)
  - 支票(支票抬頭請加註「中華民國計算語言學學會」)
  - 信用卡(請填寫信用卡付款單)
2. 繳費期限：99年7月31日

註：終身會員及今年度已繳交會費或新加入之會員，不需再繳交會費。

三、 100 年度會費有效期間：99 年 7 月 1 日至 100 年 6 月 30 日。

四、 信用卡付款單

費用別：終身會員會費      個人會員會費      學生會員會費

會員姓名：\_\_\_\_\_ (請以正楷書寫)

卡別： VISA CARD       MASTER CARD       JCB CARD

卡號：\_\_\_\_\_ — \_\_\_\_\_ — \_\_\_\_\_ — \_\_\_\_\_

有效期：\_\_\_\_\_ (M/Y) 卡片後三碼：\_\_\_\_\_ 發卡銀行：\_\_\_\_\_

金額：\_\_\_\_\_ 持卡人簽名：\_\_\_\_\_

五、 上述資料填妥後，請傳真或 E-mail ([jessie@hp.iis.sinica.edu.tw](mailto:jessie@hp.iis.sinica.edu.tw))至本會。

六、 聯絡資訊：

會址：台北市 115 南港區研究院路 2 段 128 號 中研院資訊所 (轉)

電話：(02)2788-3799 轉 1502 傳真：(02)2788-1638

E-mail：[aclclp@hp.iis.sinica.edu.tw](mailto:aclclp@hp.iis.sinica.edu.tw)

網址：<http://www.aclclp.org.tw/>